

#### 4.4 DER MOSFET

Der MOS-Feldeffekttransistor (kurz **MOSFET** Metall Oxide Semiconductor Field Effect Transistor) ist ein Oberflächenbauelement, dessen Funktion im wesentlichen durch Inversion an der Oberfläche des Halbleiters gegeben ist. Hierbei erfolgt eine Steuerung des Durchlassstroms über das elektrische Feld und somit nahezu leistungslos.

Ein MOSFET ist ein spannungsgesteuertes Bauelement.  
 Schaltzeichen:      n-Kanal MOSFET                      p-Kanal MOSFET

Die zugehörigen Elektroden werden als *Drain*, *Source* und *Gate* bezeichnet, wobei das *Gate* den Steueranschluss darstellt und beim *n-Kanal-MOSFET* die *Drain-Elektrode* auf positivem Potential liegt, während die *Source-Elektrode* negatives Potential besitzt. Für den *p-Kanal-MOSFET* sind die Polaritäten gerade umgekehrt. Grundsätzlich wird beim MOSFET noch zwischen *Verarmungstypen* und *Anreicherungstypen* unterschieden. Beim Anreicherungstyp ist die *Drain-Source-Strecke*, die den Laststrom trägt, gesperrt, wenn keine Steuerspannung  $U_{GS}$  anliegt. Es handelt sich dann um einen *selbstsperrenden* MOSFET. Hingegen ist ein Verarmungstyp auch ohne Steuerspannung leitfähig und heißt daher auch *selbstleitender* MOSFET. Die Leitfähigkeit des Verarmungstyps lässt sich über die Spannung  $U_{GS}$  erhöhen oder verringern. In der Leistungselektronik dominieren heute fast ausschließlich die Anreicherungstypen. In *Abb.1* ist der Schematische Aufbau der MOS-Struktur zu erkennen, die aus einem Siliziumsubstrat – dem *Bulk* – besteht und durch eine Isolationsschicht mit einer flächenhaften Elektrode – dem *Gate* – abgeschlossen wird.

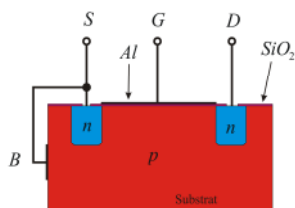


Abb.1: Struktur eines n-Kanal MOSFET vom Anreicherungs-Typ.

Wird eine Spannung  $U_{GB}$  zwischen Gate und Bulk angelegt, dann wird im Halbleiter ein elektrisches Feld erzeugt. Dieses Feld übt auf alle vorhandenen Ladungsträger eine Kraft aus, so dass es zu einer Verschiebung der beweglichen Ladungsträger kommt. Ist diese Spannung wie im vorliegenden Fall positiv, dann werden die Majoritätsträger (bewegliche Löcher) in das Volumen abgedrängt und die Minoritätsträger (bewegliche Elektronen) werden zur Oberfläche hin gezogen. Bei hinreichend gewählter Spannung  $U_{GB}$ , wird die Konzentration der beweglichen Elektronen an der Oberfläche größer als die Konzentration der Majoritätsträger. Diese Oberflächenschicht verhält sich dann so, als sei sie entgegengesetzt – in diesem Fall *n* – dotiert. Dieser Vorgang wird als *Inversion* bezeichnet. Durch diese Inversion bildet sich an der Oberfläche des Halbleiters ein dünner Kanal. Es entsteht eine Brücke zwischen den beiden n-dotierten Zonen, über die Elektronen vom Sourceanschluss zum Drainanschluss fließen können.

Das Zustandekommen der Inversion lässt sich am besten mit Hilfe eines idealisierten Bändermodells visualisieren.

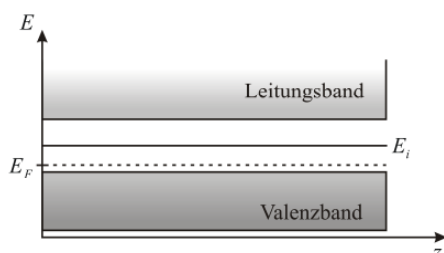


Abb.2: Bändermodell einer p-Dotierung.

Das Fermi-niveau ist, der p-Dotierung entsprechend, aus der Mitte des Bandabstandes, dem Inversionsniveau  $E_i$ , in Richtung Valenzband verschoben:

$$E_i - E_F = k_B T \ln \left( \frac{n_A}{n_i} \right). \quad (1)$$

Mit der Eigenleitungsdichte der Elektronen  $n_i$  und der Akzeptorenkonzentration  $n_A$  (p-Dotierung). Ist  $E_i = E_F$ , dann liegt der Zustand undotiert vor. Er kann dadurch erreicht werden, indem das Inversionsniveau durch Energiezufuhr an der Oberfläche abgesenkt wird. Das Fermi-niveau bleibt dabei unverändert, während sich Valenz- und Leitungsband mit absenken. Für das erforderliche Oberflächenpotential ergibt sich die Bedingung:

$$\begin{aligned} U_i &= \frac{E_i - E_F}{e} \\ &= \frac{k_B T}{e} \ln \left( \frac{n_A}{n_i} \right) \\ &= U_T \ln \left( \frac{n_A}{n_i} \right) \end{aligned} \quad (2)$$

Mit der Temperaturspannung  $U_T = k_B T / e$ . Das Oberflächenpotential  $U_i$  wird als *Inversionsspannung* bezeichnet. Sie ist ein notwendiges Kriterium um den Inversionspunkt zu erreichen.

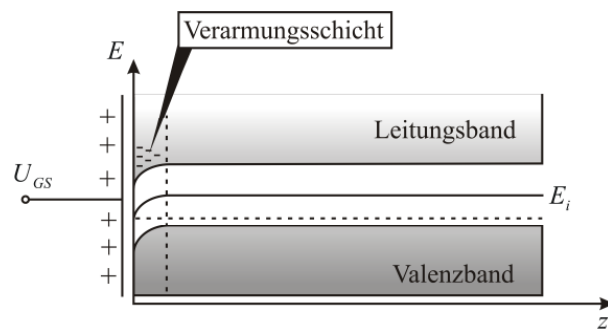


Abb.3: Bandmodell mit angelegter Inversionsspannung  $U_i$ .

Wird ein invertierter Kanal von technisch brauchbarer Leitfähigkeit benötigt, dann ist es erforderlich über diesen Inversionspunkt hinauszugehen und mit der starken Inversion zu arbeiten.

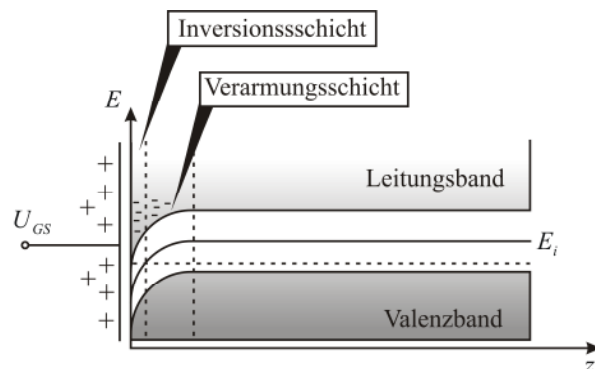


Abb.4: Bandmodell mit stark ausgeprägter Inversion  $U=2U_i$ .

Für die starke Inversion muss mindestens der doppelte Wert der Inversionsspannung  $U_i$  angelegt werden. Dieser Wert bestimmt maßgeblich die *Schwelspannung*  $U_{th}$  (threshold voltage), die sich aus folgenden Anteilen zusammensetzt:

- der doppelten Inversionsspannung  $2U_i$

- der Kontaktspannung  $\phi_{MS}$  zwischen dem Gatematerial und dem Silizium
- der im Oxid zwischen Gate und Halbleiteroberfläche vorhandenen Ladung  $Q_{ges}$ , die mit der Gatekapazität  $C$  die Spannung  $U_C = Q_{ges}/C_{ox}$  ergibt.

Die gesamte Schwellenspannung ist somit gegeben durch:

$$U_{th} = 2U_i + \phi_{MS} + U_C \quad (3)$$

Diese Spannung führt zur starken Inversion, die in der MOS-Technik fast ausschliesslich genutzt wird und im Bereich von 0,5V bis 5V liegt.

### Schaltverhalten des MOSFET

Der invertierte Kanal der MOS-Struktur ist der steuerbare Widerstand, der mit den entsprechenden Anschlüssen versehen, den Feldeffekttransistor bildet. Fließt über die n-leitende Brücke ein Drainstrom, so entsteht entlang des Brückenweges ein Spannungsabfall. Die Steuerung der Leitfähigkeit der Brücke geschieht mit Hilfe der Gatespannung  $U_{GS}$ . Sie bestimmt die Stärke des elektrischen Feldes, das die Elektronen im Kanalbereich anzieht. Wird die Spannung und damit das Feld verringert, dann werden weniger Elektronen in den Kanalbereich angezogen und die Leitfähigkeit nimmt ab. Umgekehrt führt eine Vergrößerung der Gatespannung zu einer Erhöhung der Leitfähigkeit.

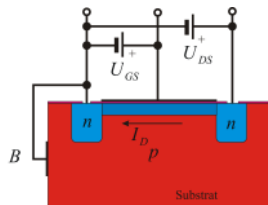


Abb.5: Anlegen einer hinreichend hohen Gatespannung  $U_{GS}$  führt zu einer entsprechenden Ausprägung eines leitenden Kanals an der Oberfläche des Substrats, über den ein Drainstrom  $I_D$  fließen kann.

Die Leitfähigkeit bestimmt wiederum den Drainstrom  $I_D$  durch die Kanalzone.

Durch das Anlegen einer positiven Gatespannung  $U_{GS}$  gegenüber Source und Substrat entsteht eine n-Leitende Brücke zwischen Source und Drain. Die Leitfähigkeit der Brücke kann durch die Gatespannung  $U_{GS}$  beeinflusst werden, was eine nahezu leistungslose Steuerung des Drainstromes  $I_D$  bedeutet.

Aufgrund des Spannungsabfalls innerhalb der Kanalzone kommt es zwischen der n-leitenden Brücke und dem Substrat zur Ausprägung einer Sperrschicht. Die Breite der Sperrschicht entspricht der lokal vorherrschenden Sperrspannung (Abb.6).

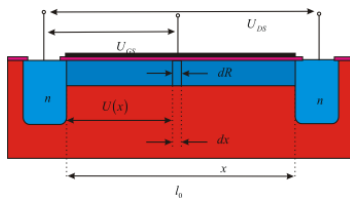


Abb.6: Zur Herleitung der Kennliniengleichung beim MOSFET.

Ab einem bestimmten Drainstrom ist die Sperrschicht so breit, dass es zu einer Abschnürung des Kanals kommt. Eine weitere Erhöhung des Drainstromes ist dann nicht mehr möglich. Anhand von Abb.6 lässt sich der Sachverhalt quantitativ beschreiben. Die Spannung zwischen Gate und Kanal an der Stelle  $x$  ist gegeben durch:

$$U_{GK}(x) = U_{GS} - U(x) \quad (4)$$

Zur Ausprägung einer starken Inversion ist davon lediglich der Teil wirksam, der größer als die Schwellenspannung ist:

$$U_{GK}(x) = U_{GS} - U_{th} - U(x). \quad (5)$$

Die Randbedingung besagt, dass an der Drainelektrode die kleinste wirksame Spannung anliegt, mit:

$$U_{GK}(x)|_{x=l_0} = U_{GS} - U_{th} - U_{DS}. \quad (6)$$

Wenn diese Spannung verschwindet, dann liegt keine starke Inversion mehr vor und der Kanal ist am drainseitigen Ende abgeschnürt. Die Leitfähigkeit der Kanalzone wird durch die *Kennlinienkonstante*  $\beta$  beschrieben, die sich auf die Gesamtlänge der Kanalzone  $l_0$  bezieht. Für das differentielle Wegelement in *Abb.6* ergibt sich ein entsprechender differentieller Widerstandswert  $dR$ , mit:

$$dR = \frac{1}{\beta l_0} \frac{dx}{U_{GS} - U_{th} - U(x)}. \quad (7)$$

Der Drainstrom lässt an diesem differentiellen Widerstandselement die Spannung  $dU$  abfallen, mit:

$$I_D dR = dU. \quad (8)$$

Einsetzen in (7) ergibt die DGL:

$$I_D \frac{dx}{\beta l_0} = (U_{GS} - U_{th} - U) dU. \quad (9)$$

Integration von Gleichung (9) über die gesamte Kanallänge  $l_0$  ist einfach durchzuführen. Es gilt:

$$\begin{aligned} I_D \frac{1}{\beta l_0} \int_0^{l_0} dx &= \frac{I_D}{\beta} \\ &= \int_0^{U_{DS}} dU (U_{GS} - U_{th} - U) \\ &= (U_{GS} - U_{th}) U_{DS} - \frac{1}{2} U_{DS}^2 \end{aligned}$$

Vergleich ergibt den Drainstrom als Funktion der Gatespannung und der Sourcespannung, bis zum *Abschnürpunkt*, mit:

Kennliniengleichung bis zum Abschnürpunkt:

$$I_D(U_{GS}, U_{DS}) = \beta \left[ (U_{GS} - U_{th}) U_{DS} - \frac{1}{2} U_{DS}^2 \right]. \quad (10)$$

Das lokale Maximum dieser Gleichung  $dI_D/dU_{DS}=0$ , kennzeichnet den Drainstrom im Abschnürpunkt.

$$I_{Dab} = \frac{\beta}{2} (U_{GS} - U_{th})^2. \quad (11)$$

Der Abschnürpunkt lässt sich somit über die Gatespannung beeinflussen. Nach Gleichung (11) wäre der MOSFET im Abschnürbereich eine ideale Stromquelle, weil dann der Drainstrom unabhängig von  $U_{DS}$  ist. Allerdings verschiebt sich der Abschnürpunkt im Transistor mit steigender Spannung von  $l_0$  in Richtung der Sourceelektrode, womit sich die effektive Länge der Kanalzone  $l_0$  verkürzt. Dieser Vorgang wird durch den so genannten *Kanallängen-Verzugsparameter*  $\lambda$  beschrieben. Der Drainstrom im Abschnürpunkt ist demnach gegeben durch:

Drainstrom im Abschnürpunkt:

$$I_{Dab} = \frac{\beta}{2} (U_{GS} - U_{th})^2 (1 + \lambda U_{DS}). \quad (12)$$

Der Parameter  $\lambda$  hat in Abhängigkeit von der Kanallänge die Größenordnung  $10^{-2} \text{V}^{-1}$ . In *Abb.7* ist exemplarisch der Verlauf einer Ausgangskennlinie eines MOSFET-Transistors dargestellt.

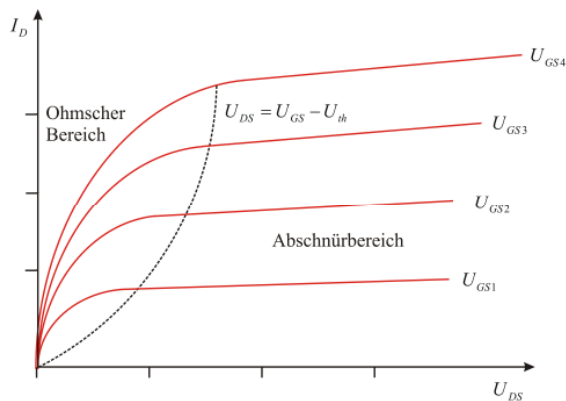


Abb.7: Typische Ausgangskennlinie eines MOSFET.

Die *Steilheit* ist definiert als die Änderung des Ausgangsstromes  $I_D$  bezogen auf die Änderung der Eingangsgröße  $U_{GS}$ . In guter Näherung ergibt sich demnach aus Gleichung (11) die zugehörige Steilheit.

$$S = \frac{\partial I_D}{\partial U_{GS}} = \beta(U_{GS} - U_{th}) \cdot \quad (13)$$

Umformen von (11) nach  $U_{GS}$  und einsetzen in (13) ergibt die Steilheit als Funktion des Drainstromes, mit:

Steilheit des MOSFET: $S(I_D) = \sqrt{2\beta I_D} \cdot \quad (14)$
--

Verglichen mit der Steilheit eines Bipolartransistors ergeben sich zwei wichtige Unterschiede:

- Die Steilheit hängt vom Kennlinienparameter  $\beta$  und somit von der Art und Größe des Transistors ab.
- Die Steilheit wächst lediglich mit der Wurzel des Drainstromes an.

Neben der Steilheit ist noch der *Ausgangswiderstand*  $r_D$  von Bedeutung. Er ist gegeben durch die Änderung der Spannung  $U_{DS}$  im Bezug auf den Drainstrom  $I_D$ .

$$\begin{aligned} \frac{1}{r_D} &= \frac{\partial I_D}{\partial U_{DS}} \\ &= \frac{\beta}{2}(U_{GS} - U_{th})^2 \lambda \end{aligned}$$

Folglich gilt:

Ausgangswiderstand des MOSFET $r_D = \frac{1}{\lambda I_D} \cdot \quad (15)$
---

In enger Analogie zum Bipolartransistor ist der Ausgangswiderstand umgekehrt proportional zum Strom im Arbeitspunkt.

Der *differentielle Eingangswiderstand* ist gegeben durch:

$$\begin{aligned} \frac{1}{r_s} &= \frac{dI_D}{dU_{GS}} \\ &= \beta(U_{GS} - U_{th}) \\ &= \sqrt{2\beta I_D} \\ &= S \end{aligned}$$

Demnach ist der differentielle Eingangswiderstand identisch mit dem Kehrwert der Steilheit .

differentielle Eingangswiderstand des MOSFET:

$$r_s = \frac{1}{S} \quad (16)$$

Der Anstieg der  $I_D$ - $U_{GS}$ -Kennlinie charakterisiert die Steuereigenschaft des MOSFET. Das Schaltverhalten wird durch die Eingangs- und Ausgangskapazitäten bestimmt. Hier fungiert vor allen Dingen die Gateelektrode in Zusammenhang mit der sehr dünnen Oxidschicht wie ein Kondensator. Am MOSFET lassen sich 3 Kapazitäten definieren, die für gewöhnlich auch in den zugehörigen Datenblättern angegeben sind:

- Gate-Drain-Kapazität  $C_{GD}$
- Gate-Source-Kapazität  $C_{GS}$
- Drain-Source-Kapazität  $C_{DS}$

Im Moment des Einschaltens muss zunächst die Eingangskapazität  $C_E$  des MOSFET, die sich aus  $C_{GD}$  und  $C_{GS}$  zusammensetzt, aufgeladen werden. Das Aufladen dieser Eingangskapazität verursacht Verluste und ist mit einer Einschaltverzögerung  $t_D$  verbunden, die bei MOSFET im Bereich von 1ns bis 100ns liegt.

Das Aufladen der Eingangskapazität ist mit Verlusten verbunden und Verursacht eine Einschaltverzögerung.

$$C_E = C_{GD} + C_{GS} \quad (17)$$

**Beispiel:**

Der MOSFET BUK7514-55A besitzt eine Eingangskapazität von  $C_E=2000\text{pF}$ . Die Einschaltzeit soll nicht länger als 100ns dauern. Es ist der Gatewiderstand zu berechnen und die Eingangsverlustleistung für  $U_{GS}=15\text{V}$  bei einer Ansteuerfrequenz von 10kHz zu berechnen. Für den Gatewiderstand gilt:

$$\begin{aligned} RC_E &\leq 100\text{ns} \\ R &\leq \frac{100\text{ns}}{C_E} \\ &= \frac{10^{-7}\text{s}}{2 \cdot 10^{-9}\text{F}} \\ &= 50\Omega \end{aligned}$$

Die Gateelektrode des MOSFET wird 10000 mal in der Sekunde auf und entladen. Die notwendige Eingangsleistung dissipiert über den  $50\Omega$  Widerstand. Bei  $U_{GS}=15\text{V}$  Wird die Eingangskapazität auf eine Energie von

$$\begin{aligned} W_{C_E} &= \frac{1}{2} C_E U_{GS}^2 \\ &= \frac{1}{2} \cdot 2 \cdot 10^{-9}\text{F} \cdot (15\text{V})^2 \\ &= 2.25 \cdot 10^{-7}\text{J} \end{aligned}$$

aufgeladen. Auf und Entladen erfolgen mit einer Frequenz von 10kHz. Demnach gilt für die Steuerleistung:

$$\begin{aligned}\dot{W}_G &= 2 \cdot \nu \cdot W_{C_e} \\ &= 2 \cdot 10000 \cdot 2.25 \cdot 10^{-7} \text{ J} \\ &= 4.5 \text{ mW}\end{aligned}$$

Das Beispiel verdeutlicht, dass bei Wechsellspannungsbetrieb aufgrund der relativ hohen Eingangskapazitäten, stets eine Steuerleistung bereitgestellt werden muss.

Als Grundschaltungen für den MOSFET können in enger Analogie zum Bipolartransistor, die *Sourceschaltung*, die *Drainschaltung* und die selten verwendete *Gateschaltung* aufgeführt werden, je nachdem, welche Elektrode auf konstantem Potential liegt.

Die Sourceschaltung entspricht der Emitterschaltung beim bipolaren Transistor. Der Unterschied besteht darin, dass der statische Eingangswiderstand beim MOSFET sehr hoch ist und praktisch kein Eingangsstrom fließt.

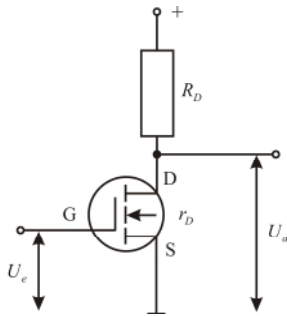


Abb.8: Aufbau der Sourceschaltung mit einem n-Kanal MOSFET.

Zur Berechnung der Spannungsverstärkung wird zunächst die allgemeine Beziehung für den Drainstrom aufgestellt. Der Drainstrom ist eine Funktion der Spannungen  $U_{GS}$  und  $U_{DS}$  und folglich gilt:

$$\begin{aligned}dI_D &= \left( \frac{\partial I_D}{\partial U_{GS}} \right) \Bigg|_{U_{DS}} dU_{GS} + \left( \frac{\partial I_D}{\partial U_{DS}} \right) \Bigg|_{U_{GS}} dU_{DS} \\ &= S dU_{GS} + \frac{1}{r_D} dU_{DS}\end{aligned}\tag{18}$$

Die *Spannungsverstärkung* ist definiert als das Verhältnis aus Ausgangsspannung und Eingangsspannung. Folglich gilt:

$$\nu = \frac{dU_a}{dU_e}\tag{19}$$

Ferner gilt nach Abb.8:

$$\begin{aligned}dU_a &= -R_D dI_D \\ dU_e &= dU_{GS}\end{aligned}\tag{20}$$

Einsetzen von (20) in (18) ergibt:

$$\begin{aligned}-dU_a &= SR_D dU_e + \frac{R_D}{r_D} dU_a \\ \Rightarrow dU_a \left( 1 + \frac{R_D}{r_D} \right) &= -SR_D dU_e\end{aligned}$$

Umstellen ergibt schließlich:

$$\frac{dU_a}{dU_e} = -S \frac{R_D r_D}{R_D + r_D}$$

Spannungsverstärkung bei der Sourceschaltung:

$$v = -S \frac{R_D r_D}{R_D + r_D} \quad (21)$$

Der Eingangswiderstand der Schaltung ist aufgrund der isolierten Gateelektrode theoretisch unendlich groß. Für den differentiellen Ausgangswiderstand gilt:

$$\begin{aligned} r_a &= \frac{dU_a}{dI_a} = \frac{dU_a}{dU_e} \frac{dU_e}{dI_D} \\ &= -S \frac{R_D r_D}{R_D + r_D} \frac{1}{S} \\ \Rightarrow r_a &= -\frac{R_D r_D}{R_D + r_D} \end{aligned}$$

differentielle Ausgangswiderstand der Sourceschaltung:

$$r_a = -\frac{R_D r_D}{R_D + r_D} \quad (22)$$

Die Drainschaltung entspricht der Kollektorschaltung beim bipolaren Transistor.

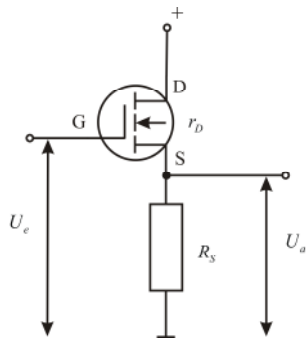


Abb.9: Aufbau der Drainschaltung mit einem n-Kanal MOSFET.

Zur Berechnung der Spannungsverstärkung wird wieder die allgemeine Beziehung für den Drainstrom aufgestellt. Der Drainstrom ist eine Funktion der Spannungen  $U_{GS}$  und  $U_{DS}$  und folglich gilt:

$$dI_D = S dU_{GS} + \frac{1}{r_D} dU_{DS} \quad (23)$$

Aufgrund des Spannungsabfalls über  $R_S$  der durch den Drainstrom  $I_D$  verursacht wird, gilt für den Zusammenhang zwischen Eingangsspannung und  $U_{GS}$  die Beziehung:

$$dU_e = dU_{GS} + dU_a \quad (24)$$

Ferner gilt:

$$\begin{aligned} dU_{DS} &= -dU_a \\ dU_a &= R_S dI_D \end{aligned} \quad (25)$$

Einsetzen von (24) und (25) in (23) ergibt.

$$dU_a = R_S S (dU_e - dU_a) - \frac{R_S}{r_D} dU_a \quad (26)$$

Somit ist die Spannungsverstärkung gegeben durch:



$$\begin{aligned}
v &= \frac{dU_a}{dU_e} \\
&= \frac{R_S S}{1 + R_S S + \frac{R_S}{r_D}} \\
&= \frac{1}{1 + \frac{1}{S R_S} \frac{r_D + R_S}{r_D}}
\end{aligned}$$

Bei der Drainschaltung ist die Spannungsverstärkung nahezu  $v \sim 1$ . Sie wird daher lediglich zur Stromverstärkung bzw. Impedanztransformation verwendet.

Spannungsverstärkung bei der Drainschaltung:

$$v = \frac{1}{1 + \frac{1}{S R_S} \frac{r_D + R_S}{r_D}} \quad (27)$$

Der Ausgangswiderstand sei hier ohne Herleitung angegeben.

Ausgangswiderstand der Drainschaltung:

$$r_a = \frac{R_S}{\left(1 + \frac{R_S}{S}\right)} \quad (28)$$

Gegenüber dem bipolaren Transistor besitzt der MOSFET den Vorteil, dass er sich mit einer sehr geringen Einschaltleistung steuern lässt. Dies verringert den Schaltungsaufwand beträchtlich. Zudem erfolgt das Umladen der Eingangskapazität wesentlich schneller als das Ausräumen der Ladungsträgerzonen beim bipolaren Transistor. Daher kann der MOSFET auch wesentlich schneller schalten. Als Nachteil wirkt sich der, verglichen mit bipolaren Transistoren und Thyristoren, verhältnismäßig hohe Durchlasswiderstand aus, der entsprechend höhere Verluste verursacht.

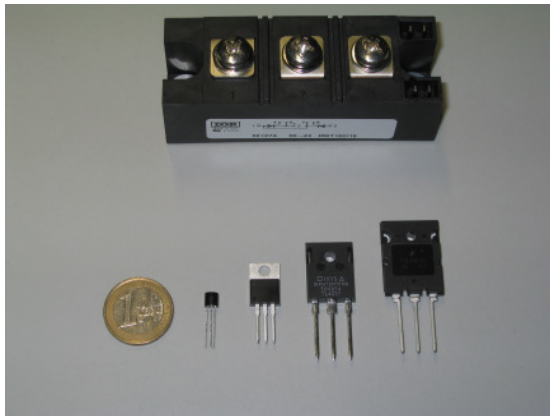


Abb. 10: Gehäuseformen des MOSFET: TO-92, TO-220, TO-247, TO-264 (von links unten) und D2Pack (oben).

Heute arbeiten die meisten Stromversorgungen mit vergleichsweise hohen Frequenzen (1kHz bis 100kHz). Der Grund hierfür folgt aus dem *Faradayschen Induktionsgesetz*, welches besagt, dass die induzierte Spannung in einer Spule linear mit der Frequenz zunimmt. Je höher die Schaltfrequenz ist, desto kleiner und leichter kann ein Transformator aufgebaut werden. Der MOSFET findet aufgrund seiner einfachen Steuerbarkeit eine breite Anwendung bei den so genannten *Schaltmetzteilen*. Hier können sie den Vorteil der sehr geringen Steuerleistung ausspielen, da diese mit zunehmender Frequenz mehr ins Gewicht fällt. In *Abb.11* ist der Schaltplan für einen Wandler mit zwei MOSFET-Bausteinen zu sehen.

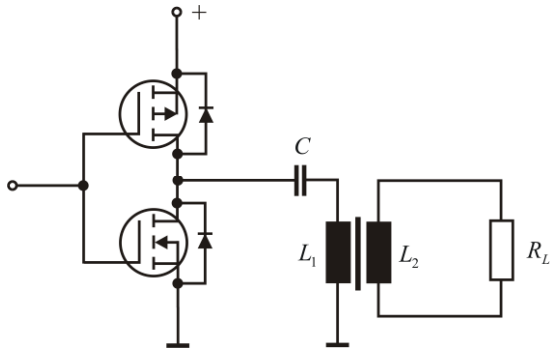


Abb. 11: Prinzipieller Aufbau der aktiven Komponente eines Schaltnetzteils.

Neben den geringen Abmessungen des Transformators, ist eine Glättung der gleichgerichteten Ausgangsspannung bei hohen Frequenzen mit wesentlich geringerem Aufwand machbar. Verglichen mit der 50Hz-Technik können die Glättungskondensatoren und Drosselinduktivitäten hier wesentlich kleiner ausfallen.